

FACULDADE DE TECNOLOGIA CENTEC – CARIRI

**TECNOLOGIA EM MANUTENÇÃO INDUSTRIAL**

SEMESTRE:     V    

Unidade Curricular:	<b>ELETRÔNICA DIGITAL</b>	Carga Horária:	<b>80h</b>
Ano: 2025	Período: de 03 de fevereiro a 26 de junho de 2025		
Professor	<b>FLÁVIO MURILO DE CARVALHO LEAL</b>		
Competências:	<ul style="list-style-type: none"> <li>• Conhecer e caracterizar as diversas famílias de componentes eletrônicos digitais (circuitos integrados).</li> <li>• Interpretar grandezas elétricas em componentes e circuitos eletrônicos digitais.</li> <li>• Analisar circuitos eletrônicos digitais.</li> <li>• Analisar diagramas em bloco e sintomas de possíveis defeitos e falhas em componente e circuitos eletrônicos digitais.</li> <li>• Elaborar e interpretar ensaios e testes em componentes eletrônicos digitais.</li> </ul>		
Habilidades:	<ul style="list-style-type: none"> <li>• Especificar componentes eletrônicos digitais a partir de catálogos dos fabricantes.</li> <li>• Instalar equipamentos eletrônicos digitais.</li> <li>• Efetuar manutenção em circuitos e equipamentos eletrônicos digitais</li> <li>• Recuperar placas de circuitos impressos para circuitos eletrônicos digitais.</li> <li>• Utilizar software dedicado ao desenvolvimento, simulação e confecção de circuitos eletrônicos digitais.</li> </ul>		
Bases Tecnológicas	<p>I) sistemas de numeração</p> <ol style="list-style-type: none"> <li>1- Entender a importância do sistema de numeração decimal, binário, octal e hexadecimal</li> <li>2- Efetuar a conversão entre os sistemas de numeração</li> </ol> <p>II) Estudo das funções lógicas e portas lógicas</p> <ol style="list-style-type: none"> <li>1- Compreender o comportamento das funções lógicas E, OU, NÃO, NÃO E, NÃO OU, OU exclusivo e NÃO OU exclusivo</li> <li>2- Implementação da expressão lógica e tabela verdade a partir do circuito lógico</li> <li>3- Implementação do circuito lógico e construção da tabela verdade a partir da expressão lógica</li> <li>4- Implementação de circuitos lógicos e da expressão lógica a partir da tabela verdade</li> <li>5- Aplicação do método da soma dos produtos</li> <li>6- Efetuar a equivalência entre blocos lógicos</li> </ol> <p>III) Álgebra de boole</p> <ol style="list-style-type: none"> <li>1- Entender e conceituar Álgebra de Boole</li> <li>2- Utilizar e aplicar os postulados e teoremas</li> <li>3- Aplicação das propriedades comutativa, associativa e distributiva</li> <li>4- Simplificação das expressões booleanas</li> <li>5- Elaboração e utilização os diagramas de Veitch-Karnaugh para 2, 3 e 4 variáveis</li> <li>6- Implementação da técnica de eliminação de grupos redundantes</li> </ol> <p>IV) Circuitos combinacionais</p> <ol style="list-style-type: none"> <li>1- Implementação e avaliação dos códigos BCD 8421 e ASCII</li> <li>2- Utilização de codificadores e decodificadores BCD 8421/Decimal</li> <li>3- Utilização de codificadores e decodificadores BCD/Display de 7 segmentos</li> <li>4- Utilização dos comparadores de magnitude de 1 e 2 bits</li> <li>5- Implementação e desenvolvimento de circuitos multiplex e demultiplex</li> <li>6- Implementação de circuitos gerador/verificador de paridade</li> <li>7- Utilização e classificação das memórias RAM, ROM, PROM, EPROM, EEPROM e FLASH.</li> <li>8- Implementação de circuitos aritméticos</li> <li>9- Utilização da unidade lógica e aritmética</li> </ol> <p>V) Circuitos sequenciais</p> <ol style="list-style-type: none"> <li>1- Implementação e funcionamento do flip-flop RS, D, T e JK</li> <li>2- Utilização e aplicação dos registradores de deslocamento</li> <li>3- Implementação e aplicação de contadores assíncronos e síncronos</li> </ol> <p>VI) Conversores</p> <ol style="list-style-type: none"> <li>1- Implementação de conversores digital para analógico</li> <li>2- Implementação de conversores analógico para digital</li> </ol> <p>VII) Temporizadores</p> <ol style="list-style-type: none"> <li>1- Implementação e aplicação dos monoestáveis</li> <li>2- Implementação e aplicação dos biestáveis</li> </ol>		

## PLANEJAMENTO ESTRUTURADO PARA PERÍODO REMOTO

DIAS	CONTEÚDO MINISTRADO (TEÓRICO / PRÁTICO)
04/02/2025 Terça (2ha)	Apresentação da disciplina
07/02/2025 Sexta (2ha)	Sistemas de numeração: Decimal, octal, hexadecimal e binário
11/02/2025 Terça (2ha)	Sistemas de numeração: Decimal, octal, hexadecimal e binário
14/02/2025 Sexta (2ha)	Aritmética binária (Soma, subtração e multiplicação)
18/02/2025 Terça (2ha)	Aritmética binária (Soma, subtração e multiplicação)
21/02/2025 Sexta (2ha)	Portas lógicas (AND, OR e NOT, NOR, NAND e XOR) - Apresentação das Famílias de Circuitos Integrados (TTL e MOS)
25/02/2025 Terça (2ha)	Prática: Portas lógicas OR, AND, NOT, NOR e NAND utilizando transistores
28/02/2025 Sexta (2ha)	Prática: Portas lógicas OR, AND, NOT, NOR e NAND utilizando transistores
<b>04/03/2025</b> <b>Terça (0ha)</b>	<b>Feriado: Carnaval</b>
07/03/2025 Sexta (2ha)	Prática: Portas lógicas OR, AND, NOT, NOR e NAND utilizando circuitos integrados
11/03/2025 Terça (2ha)	Álgebra de Boole: Postulados e teoremas
14/03/2025 Sexta (2ha)	Álgebra de Boole: Aplicação de propriedades algébricas (comutativa, associativa e distributiva)
18/03/2025 Terça (2ha)	Revisão para a Primeira Avaliação Parcial (AV1)
<b>21/03/2025</b> <b>Sexta (2ha)</b>	<b>Aplicação da Primeira Avaliação Parcial (AV1)</b>
<b>25/03/2025</b> <b>Terça (0ha)</b>	<b>Feriado estadual: Data Magna</b>
28/03/2025 Sexta (2ha)	Devolutiva da Avaliação e projetos de circuitos lógicos combinacionais (Método de soma-de-produtos)
01/04/2025 Terça (2ha)	Projetos de circuitos lógicos combinacionais (Método de soma-de-produtos)
04/04/2025 Sexta (2ha)	Projetos de circuitos lógicos combinacionais (Método do mapa de Veitch-Karnaugh)
08/04/2025 Terça (2ha)	Projetos de circuitos lógicos combinacionais (Método do mapa de Veitch-Karnaugh)
11/04/2025 Sexta (2ha)	Resolução de Exercícios: Simplificação algébrica
15/04/2025 Terça (2ha)	Circuitos lógicos combinacionais (Codificadores e decodificadores)
<b>18/04/2025</b> <b>Sexta (0ha)</b>	<b>Feriado: Paixão de Cristo</b>
22/04/2025 Terça (2ha)	Prática: Circuitos lógicos combinacionais (Codificadores e decodificadores)
25/04/2025 Sexta (2ha)	Prática: Circuitos lógicos combinacionais (Codificadores e decodificadores)
29/04/2025 Terça (2ha)	Circuitos lógicos combinacionais (Multiplexadores e demultiplexadores)
02/05/2025 Sexta (2ha)	Circuitos lógicos combinacionais (Multiplexadores e demultiplexadores)
06/05/2025 Terça (2ha)	Revisão para a Segunda Avaliação Parcial (AV2)

<b>09/05/2025</b> <b>Sexta (2ha)</b>	<b>Aplicação da Segunda Avaliação Parcial (AV2)</b>
13/05/2025 Terça (2ha)	Devolutiva da Avaliação e circuitos lógicos sequenciais (Latch RS)
16/05/2025 Sexta (2ha)	Circuitos lógicos sequenciais (Flip-flops RS e D)
20/05/2025 Terça (2ha)	Circuitos lógicos sequenciais (Flip-flops JK e T)
23/05/2025 Sexta (2ha)	Prática: Aplicação de latch RS com NE555
27/05/2025 Terça (2ha)	Prática: Aplicação de latch RS com NE555
30/05/2025 Sexta (2ha)	Contadores assíncronos crescentes e decrescentes
03/06/2025 Terça (2ha)	Contadores síncronos crescentes e decrescentes
06/06/2025 Sexta (2ha)	Prática: Contadores assíncronos
10/06/2025 Terça (2ha)	Prática: Contadores assíncronos
13/06/2025 Sexta (2ha)	Revisão para a Terceira Avaliação Parcial (AV3)
<b>17/06/2025</b> <b>Terça (2ha)</b>	<b>Aplicação da Terceira Avaliação Parcial (AV3)</b>
<b>27/06/2025</b> <b>Sexta (2ha)</b>	<b>Aplicação de Avaliação Final (AVF)</b>

Professor (a): Flávio Murilo de Carvalho Leal

Coordenador (a): Samuel Torres Brasil